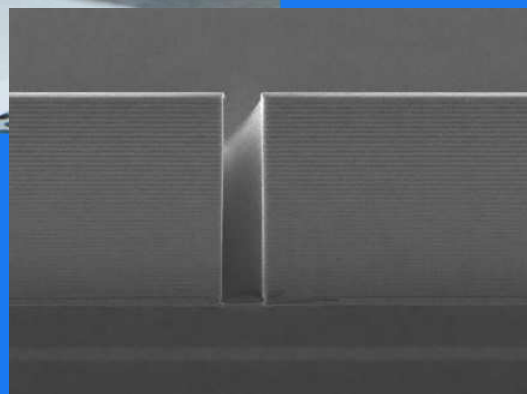




SOI WAFERS

高度技術基盤

MEMS SENSING ELEMENTS



<https://jp.icemostech.com>

アイスモスについて

IceMOS Technologyは、西ヨーロッパに自社製造拠点を構える、世界的な半導体業界のリーディングカンパニーです。当社は、数百万ものスマートでネットワーク接続されたアプリケーションを支え、人々の働き方や暮らし方を変革する、最先端のエンジニアリング用基板を提供しています。当社の基板は、マイクロエレクトロニクス、パワーデバイス、MEMSセンサー、フォトンクスといった分野において、速度、効率、信頼性を向上させます。



アイスモスについて

- MEMSセンシング素子および先端基板の製造・研究開発
- 所在地: 英国北アイルランド、ベルファスト
- 規模: 25,000平方フィートの施設
- 生産能力: 直径100、125、150、200mmのウェハーを組み合わせ、月間15,000枚
- 生産体制: クラス10からクラス10,000までの4つのクリーンルームを完備。
- 自動車用ダイの出荷実績: 2億個以上、フィールドでの故障はゼロ。



SOI Wafers

ボンディングされたシリコン・オン・インシュレータ(SOI)ウェハー

主な用途:

- 高性能圧力センサー
- 加速度センサー
- ジャイロセンサー
- マイクロ流体／流量センサーRF
- MEMSMOEMS
- 光MEMSオプトエレクトロニクス
- スマートパワー
- 高性能アナログIC
- マイクロフォン
- 高級腕時計

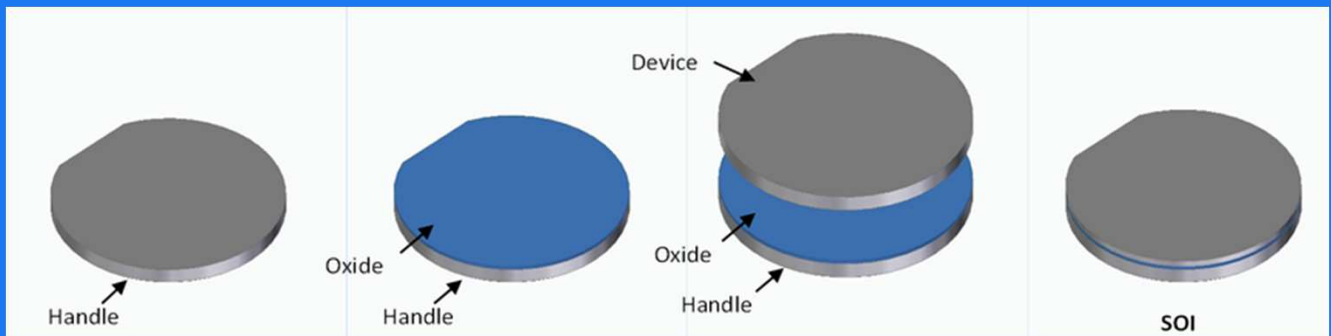
最終市場:

- 通信
- 医療
- 自動車
- 民生用
- 計測機器

IceMOSは、幅広いICおよびMEMS用途向けの100~200mm厚の厚膜SOIウェハを提供する主要サプライヤーです。SOI製造において22年以上の実績を持つ当社は、市場で最も幅広い仕様ラインナップを提供しています。

当社は、多種多様なSOI基板に関する豊富な専門知識と、高度な技術力を備えたアプリケーションエンジニアリングチームを擁しており、お客様の具体的な要件に合わせて最適なパラメータの組み合わせをご提案いたします。これにより、各用途に完全に最適化されたSOIソリューションをご提供することが可能となります。

IceMOS Technologyは、リーンシックスシグマ環境下での継続的なプロセス改善を通じて、世界最高水準の製品品質、競争力のあるコスト構造、そして迅速な納期を実現しており、理想的なSOIパートナーとしてご期待にお応えします。



SOI Specification

Parameter	Specification Range	
Wafer Diameter	100, 125, 150 mm	200 mm
Handle Layer Specifications		
Handle Thickness	200–1100 μm	450-1100 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$	
Stack Thickness	$\geq 280 - \leq 1150 \mu\text{m}$	
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Backside Finish	Lapped/Etched or Polished	
Buried Oxide Specifications		
Thermally Oxidised Buried Oxide Thickness	0.2 – 4.0 μm grown on Handle, Device or both wafers	
Device Layer Specifications		
Device Layer Thickness	$\geq 1.5 \mu\text{m}$	5-300 μm
Tolerance	$\pm 0.5 \mu\text{m}$	$\pm 0.8 \mu\text{m}$
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Buried Layer Implant	N type or P type	

上記の仕様は、IceMOS Technologyの標準製品仕様ですが、お客様の具体的な用途に合わせて最適なソリューションを開発するため、いつでも密接に連携させていただきます。仕様に関するご相談は、弊社営業チーム(sales@icmostech.com)までご連絡ください。

SiSi Wafers

接合シリコン・シリコンウェハー

主な用途:

高性能圧力センサー
 高電圧PINダイオード
 RF減衰器光検出器
 X線検出器
 赤外線センサー
 高電圧パワーデバイス
 エピタキシャル層の代替

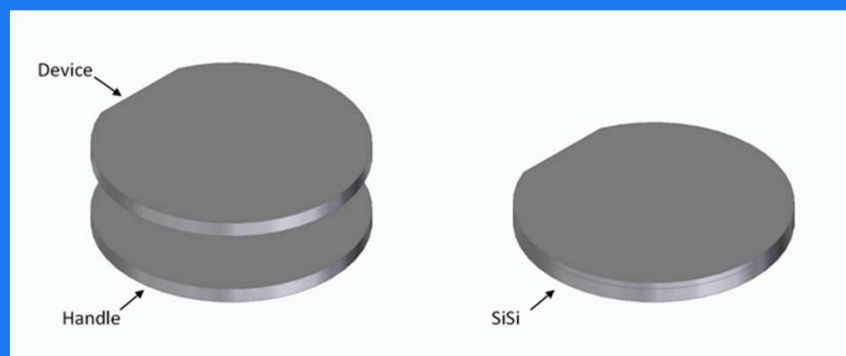
主な特長:

高品質
 低コスト
 低欠陥密度
 優れた層均一性
 多層構造
 明確な界面
 最大10 kW-cmの層抵抗率
 優れた界面品質
 - 高解像度
 SAM検査により実証済み

半導体デバイスメーカーにとって、IceMOSシリコン・シリコン直接接合ウェハーは、パワーデバイスやPINダイオードなどの用途で従来使用されてきた厚いエピタキシャル層や逆エピタキシーに代わる、コスト効率に優れた選択肢となります。

ダイレクトウェハーボンディング技術を用いることで、多層の単結晶シリコンからなるシリコン基板を製造することが可能となる。これらの層は、N型およびP型のいずれの構成においても、1 mΩ・cmから10 kΩ・cmの範囲の抵抗率を実現でき、結晶方位の組み合わせを含めることも可能である。これは、従来のエピタキシャルウェハーでは達成できない特性です。

IceMOS SiSiボンディングプロセスにより、低リーク電流、最小限の反り、低欠陥密度を備えた高品質なウェハーが得られます。さらに、層厚のばらつきを±0.5 μmという極めて狭い範囲に制御することが可能です。また、高濃度領域と低濃度領域の境界は、用途や顧客の要件に応じて、急峻な変化または緩やかな変化のいずれかに設計することができます。



SiSi Specification

Parameter	Specification Range	
Wafer Diameter	100, 125, 150 mm	200 mm
Handle Layer Specifications		
Handle Thickness	200–1100 μm	450-1100 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$	
Stack Thickness	280–1150 μm	
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Backside Finish	Lapped/Etched or Polished	
Device Layer Specifications		
Device Layer Thickness	$\geq 1.5 \mu\text{m}$	$\geq 5 \mu\text{m}$
Tolerance	$\pm 0.5 \mu\text{m}$	$\pm 0.8 \mu\text{m}$
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Buried Layer Implant	N type or P type	

上記の仕様は、IceMOS Technologyの標準製品仕様ですが、お客様の具体的な用途に合わせて最適なソリューションを開発するため、いつでも密接に連携させていただきます。仕様に関するご相談は、弊社営業チーム(sales@icmostech.com)までご連絡ください。

DSOI Wafers

接合型二層／多層SOIウェハー

主な用途：

MEMS/MST向けSOIソリューション
 マイクロ流体工学
 流量センサー
 RF MEMS
 MOEMs
 オプトエレクトロニクス
 光MEMS

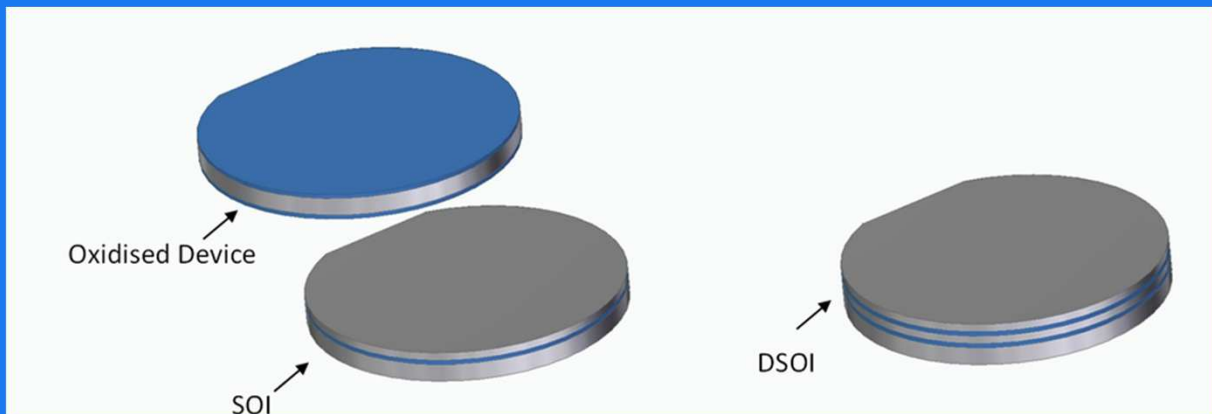
最終市場：

通信
 医療
 自動車
 民生用
 セキュリティ

IceMOSは、幅広いICおよびMEMS用途向けの2層および多層SOIウェハーの主要サプライヤーです。豊富な経験に基づき、市場でも屈指の幅広い仕様ラインナップを提供し、お客様のアプリケーション要件に合わせた最適なDSOIソリューションをお届けします。SOI基板およびアプリケーションエンジニアリングにおける当社の専門知識により、お客様が後工程を円滑に進めるための最適なパラメータの組み合わせを選択できるよう支援いたします。

小規模な研究開発生産から大量生産に至るまで、IceMOSは柔軟かつ拡張性の高いソリューションを提供します。

IceMOS Technologyは、リーンシックスシグマの環境下で事業を展開し、世界最高水準の品質、コスト効率に優れたソリューション、そして迅速な納期を実現するため、絶えずプロセスの改善に取り組んでいます。こうした取り組みにより、当社は信頼される多層SOIパートナーとしての地位を確立しています。



DSOI Specification

Parameter	Specification Range	
Wafer Diameter	100, 125, 150 mm	200 mm
Handle Layer Specifications		
Handle Thickness	200–1100 μm	450-1100 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$	
Stack Thickness	280–1150 μm	
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Backside Finish	Lapped/Etched or Polished	
Buried Oxide Specifications		
Thermally Oxidised Buried Oxide Thickness	0.2 – 4.0 μm grown on Handle, Device or both wafers	
Device Layer Specifications (1st and 2nd Layer)		
Device Layer Thickness	$\geq 1.5 \mu\text{m}$	$\geq 5 \mu\text{m}$
Tolerance	$\pm 0.5 \mu\text{m}$ and $\pm 1 \mu\text{m}$	$\pm 0.8 \mu\text{m}$ and $\pm 1.6 \mu\text{m}$
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Buried Layer Implant	N type or P type	

上記の仕様は、IceMOS Technologyの標準製品仕様ですが、お客様の具体的な用途に合わせて最適なソリューションを開発するため、いつでも密接に連携させていただきます。仕様に関するご相談は、弊社営業チーム(sales@icmostech.com)までご連絡ください。

DSP Wafers

両面研磨シリコンウェハー

主な用途:

MEMS/MST向け

DSPソリューション

マイクロ流体/流量センサー

RF MEMS

オプトエレクトロニクス

対象市場:

通信

医療

自動車

民生用

セキュリティ

IceMOSは、22年以上にわたる経験を生かし、市場に世界最高水準のカスタムDSPソリューション(両面研磨)を提供しています。

当社の熟練したチームは、長年にわたる設計・製造の経験を活かし、お客様の要件に合わせたDSPソリューションの開発を支援いたします。

IceMOSのDSPウェハーは、両面リソグラフィ加工に最適な基板です。IceMOSが持つ製品およびプロセスに関する専門知識とノウハウにより、卓越した厚み管理と表面粗さを実現しており、下流工程のウェハーボンディングに最適です。さらに、厳しい要件が求められる用途向けの非標準仕様についても、常に対応を検討いたします。

世界トップクラスの製品品質、競争力のあるコスト構造、そして迅速な納期対応により、IceMOS Technologyはお客様に最適なDSPパートナーとなります。



DSP Specification

Parameter	Specification Range	
Wafer Diameter	100, 125, 150mm	200mm
Wafer Thickness	300-1150 μm	450-1150 μm
Wafer Thickness Tolerance	$\pm 2 \mu\text{m}$	$\pm 5 \mu\text{m}$
Total Thickness Variation (TTV)	$\leq 1 \mu\text{m}$	$\leq 2 \mu\text{m}$
Bow	$\leq 40 \mu\text{m}$	
Warp	$\leq 40 \mu\text{m}$	
Roughness	$\leq 2\text{\AA}$	
Dopant Type	N or P	
Doping	N type: Phos, Red Phos, Sb & As P type: Boron	
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$	
Growth Method	CZ, MCZ or FZ	
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$	
Thermally Oxidised Field Oxide Thickness	0.2-4.0 μm	

上記の仕様は、IceMOS Technologyの標準製品仕様ですが、お客様の具体的な用途に合わせて最適なソリューションを開発するため、いつでも密接に連携させていただきます。仕様に関するご相談は、弊社営業チーム(sales@icemostech.com)までご連絡ください。

mCSOI™ Wafers

MEMS用キャビティボンディングSOIウェハー

主な用途:

高性能圧力センサー
慣性MEMS
マイクロ流体デバイス
共振器
マイクロフォン

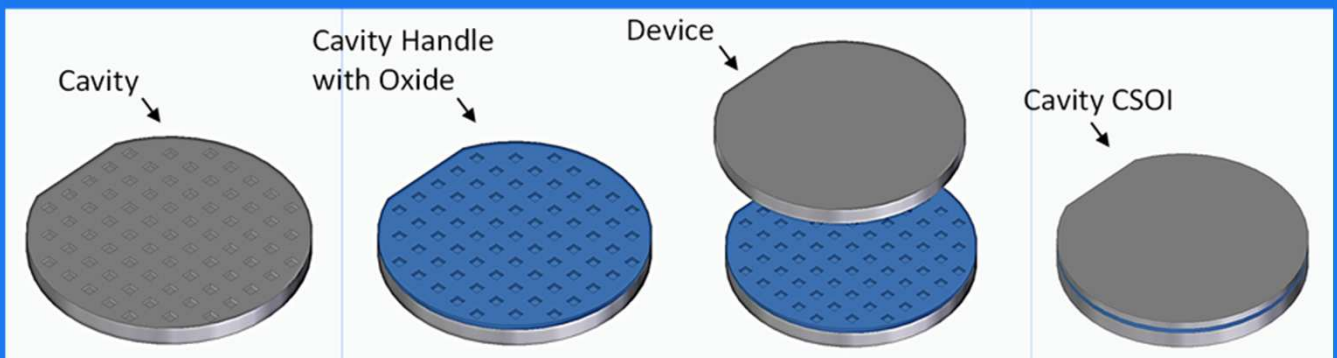
最終市場:

通信
医療
自動車
民生用
計測機器

IceMOS Technologyは、幅広いMEMS用途向けのキャビティボンディングSOIウェハーの主要サプライヤーです。高度なウェハボンディング技術と、シリコン深溝エッチングに関する豊富な専門知識を融合させることで、IceMOSはシリコン膜の下に複雑なキャビティ構造を統合することを可能にし、革新的で高性能なMEMSデバイスの開発を支援しています。

IceMOSのキャビティボンディングSOIソリューションには、リリース時のスティクションの低減、低コストなSOI/Si-Siキャビティソリューション、製造プロセスの簡素化、およびお客様の用途に合わせた柔軟な設計など、いくつかの重要な利点があります。

キャビティの性能を最適化するために、複数の製造手法が用意されており、オプションでSAMおよびAVI検査サービスも利用可能です。さらに、高度な統合機能を取り入れることで、次世代MEMSアプリケーションに向けた新たな設計の可能性が広がります。



mCSOI Specification

Parameter	Specification Range
Wafer Diameter	100, 125, 150 mm
Handle Layer Specifications	
Handle Thickness	200–1100 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$
Stack Thickness	280–1150 μm
Dopant Type	N or P
Doping	N type: Phos, Red Phos, Sb & As P type: Boron
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$
Growth Method	CZ, MCZ or FZ
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$
Backside Finish	Lapped/Etched or Polished
Buried Oxide Specifications	
Thermally Oxidised Buried Oxide Thickness	0.2 – 4.0 μm grown on Handle, Device or both wafers
Device Layer Specifications	
Device Layer Thickness	$\geq 1.5 \mu\text{m}$
Tolerance	$\pm 0.5 \mu\text{m}$
Dopant Type	N or P
Doping	N type: Phos, Red Phos, Sb & As P type: Boron
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$
Growth Method	CZ, MCZ or FZ
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$
Buried Layer Implant	N type or P type
Membrane Thickness/SOI Thickness	$> 2 \mu\text{m}$
Membrane Tolerance	$\pm 0.5 \mu\text{m}$
Cavity Span: Membrane Thickness	$< 50:1 \mu\text{m}$ (dependent on design)
Minimum Bonding Size Features	20 μm
Alignment Accuracy of Cavity to Alignment Marks	$\pm 3 \mu\text{m}$
Cavity Depth	1-30 μm @ $\pm 10\%$ 31-300 μm @ $\pm 20\%$
Cavity Location	Handle, Device or Buried Oxide

上記の仕様は、IceMOS Technologyの標準製品仕様ですが、お客様の具体的な用途に合わせて最適なソリューションを開発するため、いつでも密接に連携させていただきます。仕様に関するご相談は、弊社営業チーム(sales@icmostech.com)までご連絡ください。

mTSOI™ Wafers

深溝絶縁型ボンディングSOIウェハー

主な用途:

- MEMSデバイス
- ソリッドステートリレー
- 太陽光発電装置
- 太陽電池および光電子デバイス
- ／IC
- 高電圧アナログIC
- 高性能バイポーラ回路
- スマートパワーIC
- 集積センサー

主な特長:

完全なデバイス絶縁
従来のジャンクション絶縁と比較して大幅なダイの微細化が可能

従来のDI技術に比べ、欠陥密度が大幅に低い

バルク方式に比べ、基板容量が低い

エピタキシャル上のトレンチ絶縁方式に比べ、コストが低い

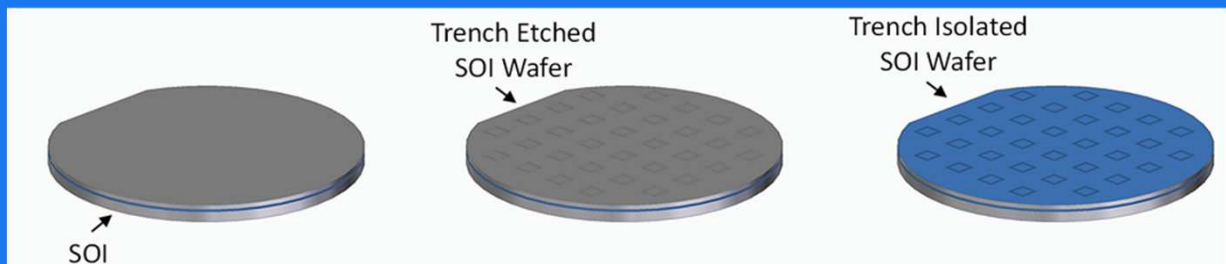
IceMOSの誘電体絶縁技術は、同一チップ上のコンポーネント間で高電圧絶縁を実現します。この絶縁は、厚膜SOI技術と、最先端の高アスペクト比ディープトレンチエッチングおよび酸化膜／ポリシリコン充填技術を組み合わせることで実現されています。

提供可能なオプション: ・お客様から提供された絶縁マスクに基づくDI基板の提供・ICEMOSをファウンドリとして利用し、絶縁後の後工程を完了させた完全加工済みDI ICの提供・お客様の回路図に基づき、DI上でのIC設計および製造の全工程の提供

IceMOSのトレンチ絶縁型シリコン・オン・インシュレータ(SOI)基板は、タブ間の完全な誘電体絶縁を実現します。主な利点は以下の通りです:

- ・埋込み層の排除
- ・エピタキシャル層の排除
- ・P+絶縁拡散層の排除
- ・寄生容量の最小化
- ・高品質な結晶シリコン層
- ・ウェハ当たりのダイ数の増加
- ・高耐圧性
- ・カスタマイズされたトレンチパターン

当社のプロセスエンジニアは、お客様の設計チームと緊密に連携し、プロセスの可能性を最大限に引き出します。



Trench SOI Specification

Parameter	Specification Range
Wafer Diameter	100, 125, 150 mm
Handle Layer Specifications	
Handle Thickness	350–800 μm
Handle Thickness Tolerance	$\pm 5 \mu\text{m}$
Stack Thickness	350–1150 μm
Dopant Type	N or P
Doping	N type: Phos, Red Phos, Sb & As P type: Boron
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$
Growth Method	CZ, MCZ or FZ
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$
Backside Finish	Lapped/Etched or Polished
Buried Oxide Specifications	
Thermally Oxidised Buried Oxide Thickness	0.2 – 4.0 μm grown on Handle, Device or both wafers
Device Layer Specifications	
Device Layer Thickness	1.5 - 100 μm
Tolerance	$\pm 0.5 \mu\text{m}$
Dopant Type	N or P
Doping	N type: Phos, Red Phos, Sb & As P type: Boron
Resistivity	$\leq 0.001 - \geq 10000 \Omega\text{-cm}$
Growth Method	CZ, MCZ or FZ
Crystal Orientation	$\langle 100 \rangle$, $\langle 111 \rangle$ or $\langle 110 \rangle$
Buried Layer Implant	N type or P type
Trench Mask Tone	Positive Resist
Trench Mask Type	E-beam master for projection aligner
Trench Line Width	$> 2 \mu\text{m}$
Trench Aspect Ratio	15:1
Trench Sidewall Doping Type	Phosphorus
Trench Refill – Oxide (each sidewall)	0.1 – 1.0 μm
Trench Refill – Polysilicon	To Fill (Doped or undoped Polysilicon)
Planarisation	CMP
Final Field Oxide	Thermal oxide + TEOS up to 1 μm

上記の仕様は、IceMOS Technologyの標準製品仕様ですが、お客様の具体的な用途に合わせて最適なソリューションを開発するため、いつでも密接に連携させていただきます。仕様に関するご相談は、弊社営業チーム(sales@icmostech.com)までご連絡ください。

TSV Wafers

貫通ビア

主な用途:

MEMS/MST向けSOIソリューション
 マイクロ流体/流量センサー
 RF MEMS
 オプトエレクトロニクス
 スマートパワー
 高度なアナログIC

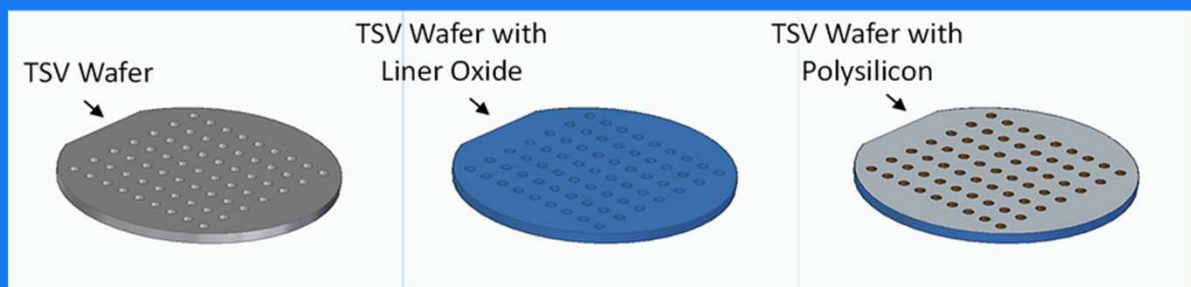
最終市場:

通信
 医療
 自動車
 民生用
 計測機器

IceMOSは、標準ICおよびMEMS業界の設計者がパッケージング上の課題を克服できるよう支援する、革新的なウェハ貫通配線技術を開発しました。このソリューションにより、顧客は設計を、はんだバンプ接点を備えたウェハレベルパッケージへ容易に移行することが可能になります。

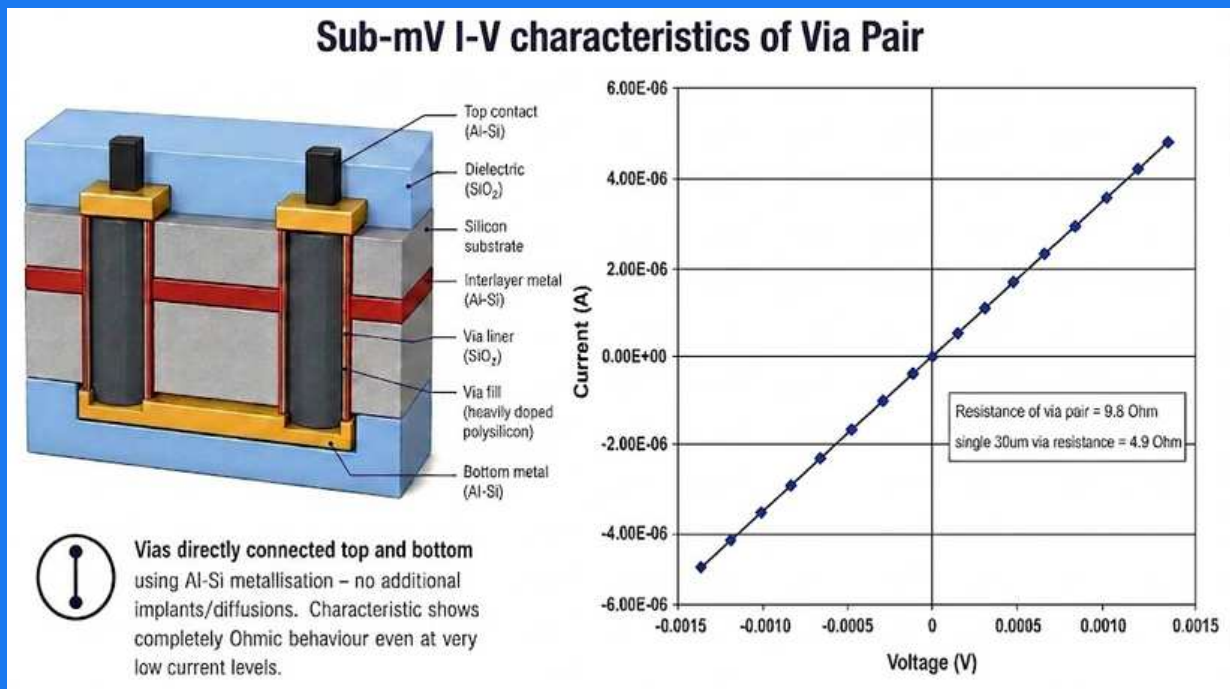
IceMOSソリューションは、ウェハ内に配線がすでに形成された状態で提供される前処理済み基板です。この基板はCMOSと完全に互換性があります。すべての配線は、ウェハ貫通エッチング、リフィルプロセス、および高濃度ドーパントポリシリコンを用いて形成されています。これらのウェハは、表面の金属汚染、平面度、およびパーティクル数に関する標準仕様を満たしています。1200°Cまでの拡散温度において、基板の安定した性能が実証されています。

IceMOSは、お客様と連携して、お客様固有のウェハ貫通配線ソリューションを開発しています。回路やセンサーへの接続を容易にするため、ご希望の配線パターンをウェハ上に直接形成します。TSVは、既存のボンディングパッドの横や下に配置することが可能です。各設計は、お客様の要件を満たすよう完全にカスタマイズされ、最適化されています。



TSV Specification

Parameter	Specification Range
Aspect Ratio of Via	<15:1
Wafer Diameter	100mm & 150mm
Wafer Thickness	300-525 μ m
Max. Diameter	40 μ m on smallest side
Min. Pitch	90 μ m (3x via width)
Poly Resistivity	<5 m Ω -cm
Isolation Resistance	Determined by oxide liner (design dependent)
Oxide Liner Thickness	0.2-2 μ m



上記の仕様は、IceMOS Technologyの標準製品仕様ですが、お客様の具体的な用途に合わせて最適なソリューションを開発するため、いつでも密接に連携させていただきます。仕様に関するご相談は、弊社営業チーム(sales@icemostech.com)までご連絡ください。

Foundry Services

主な特長:

高品質

低コスト

低不良率

多層構造

お客様の要件に合わせた
製造工程をご提案可能です

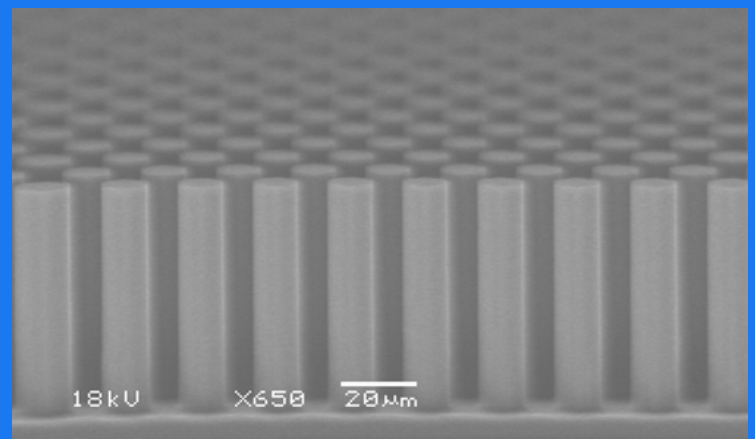
IceMOSでは、自社ウェハーでの高品質な製造を必要とするお客様向けに、幅広いプレミアムなユニット加工サービスを提供しています。当社は、ボンディング済みのBSOIおよびCSOIウェハーに対し、高解像度の走査型音響顕微鏡(SAM)イメージングを提供しており、このサービスはお客様からご提供いただいたボンディング済みウェハーに対してもご利用いただけます。

SAM検査は、接合界面を画像化する非破壊検査法です。従来の超音波検査、赤外線顕微鏡、X線顕微鏡とは異なり、SAMは専用のトランスデューサーを用いて試料表面をピクセル単位、ライン単位で走査し、反射した超音波を検出します。IceMOSのSAM検査は、横方向の剥離に対して10 μm の検出限界と、15 nmの垂直分解能を特徴としています。

当社は、直径100mmから200mmのウェハ全体を高解像度でスキャンするサービスを提供しており、ピクセルサイズは最小20 μm まで対応可能です。さらに、特定の関心領域については、これよりもさらに高い解像度でスキャンすることも可能です。

IceMOS Technologyは、深いエンジニアリングの専門知識を活用して最適化されたプロセスフローやCADレイアウトを開発しており、これらは新しいマスクセットや詳細な断面概念図の作成に活用されます。

当社のユニットプロセス・ファウンドリサービスは、業界随一の水準を維持しています。IATF 16949に準拠した製造環境下で、厳格な統計的工程管理(SPC)による管理と高度なCMOS汚染基準を遵守して運営されるIceMOSは、理想的なファウンドリソリューションを提供します。すべてのサービスにおいて、迅速な納期と高い納期遵守率を徹底しています。

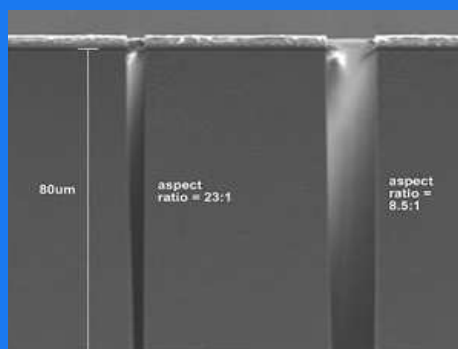


IceMOSの高密度エッチングピラーの例。

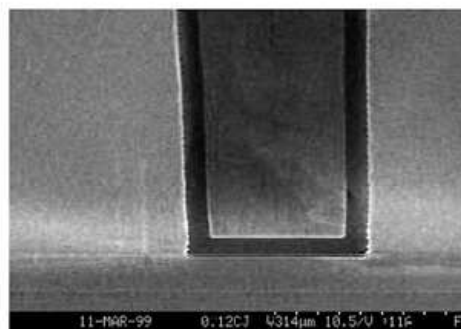
Foundry Services

DRIEエッチングサービス

深溝エッチングは、IceMOSの中核技術です。この分野で22年以上の実績を持つ IceMOS Technologyは、厚さ最大300 μm のSOI上で最小フィーチャーサイズ2 μm のDRIEシリコンエッチング、アスペクト比20:1のトレンチ、SOIおよびSiウェハー上の最大65%の露出面積を持つ大面積パターン、さらにバルクSiおよびSOI上で最大500 μm の貫通エッチング(アスペクト比最大12:1)を提供可能です。必要に応じて、当社のリフィル技術により、トレンチを完全に充填するだけでなく、後工程に向けて完全に平坦なシリコン表面を実現します。当社が提供可能な技術の一例を以下に示します。エッチング深さ、側壁角度、アスペクト比、露光エッチング面積、およびリフィルの可否については、当社のエンジニアリングチームまでお問い合わせください。



アンダーカットのないSOI上の隣接する高アスペクト比および低アスペクト比のトレンチ。



SOIにエッチングされたトレンチ内のコンフォーマル酸化膜およびポリシリコンの充填。

薄膜の成膜と拡散

優れたプロセス制御と、高温熱酸化、LPCVD TEOS酸化膜、LPCVDポリシリコンを網羅した一連の技術により、IceMOSは、エッチングされた微細構造の埋め戻しや、熱酸化膜・犠牲酸化膜の積層、および高濃度n++ドープまたは非ドープのLPCVDポリシリコン層の成膜を希望されるお客様に、優れた設備を提供しています。

Process	Diameter	Min Thickness	Max Thickness	Tolerance (+/-)	Notes
Dry Oxidation	100mm, 125mm, 150mm & 200mm	24nm	200nm	15%	
Wet Oxidation	100mm, 125mm, 150mm & 200mm	100nm	6000nm	5%	
Undoped LPCVD Polysilicon	100mm, 125mm & 150mm	200nm	4500nm	10%	Per deposition
Heavily doped LPCVD Polysilicon (n++)	100mm, 125mm & 150mm	200nm	4500nm	10%	Per deposition
LPCVDTEOS	100mm, 125mm & 150mm	200nm	1000nm	5%	Densification at 1050C optional



IceMOS
Technology

工場 所在:

IceMOS Technology Ltd, 5 Hannahstown Hill,
Belfast, UK, BT17 0LT

電話: +44 28 9057 4700

Email: sales@icemostech.com



www.jp.icemostech.com